

Docket No.: YHK-0131

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
Young Dae KIM :
Serial No.: 10/757,477 :
Confirm. No.: To be assigned :
Filed: January 15, 2004 : Customer No.: 34610
For: METHOD OF DRIVING PLASMA DISPLAY PANEL

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window
Crystal Plaza Two, Lobby, Room 1B03
Arlington, Virginia 22202

Sir:

At the time the above application was filed, priority was claimed based on the following application:

Korean Patent Application No. P2003-2855 filed on January 16, 2003

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP

Daniel Y.J. Kim
Registration No. 36,186

P. O. Box 221200
Chantilly, Virginia 20153-1200
703 766-3701
Date: March 1, 2004

Please direct all correspondence to Customer Number 34610

\\\\fk4\\Documents\\2017\\2017-119\\27911.doc



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

4002 ✓

출원번호 : 10-2003-0002855
Application Number

출원년월일 : 2003년 01월 16일
Date of Application JAN 16, 2003

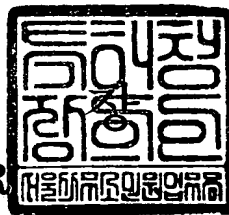
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2004 년 01 월 13 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.01.16
【발명의 명칭】	플라즈마 디스플레이 패널의 구동방법
【발명의 영문명칭】	DRIVING METHOD OF PLASMA DISPLAY PANEL
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	2002-026946-4
【발명자】	
【성명의 국문표기】	김영대
【성명의 영문표기】	KIM, Young Dae
【주민등록번호】	761103-1121018
【우편번호】	612-811
【주소】	부산광역시 해운대구 반여1동 1442-7 10/3
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	27 면 27,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	20 항 749,000 원
【합계】	805,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통



【요약서】

【요약】

본 발명은 미스라이팅 현상 및 오방전을 방지하면서 콘트라스트를 향상시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

본 발명의 플라즈마 디스플레이 패널의 구동방법은 한 프레임의 초반부 서브필드 초기화 기간동안 공급되는 구동파형과 초반부 이외의 서브필드의 초기화기간동안 공급되는 구동파형이 상이하게 설정된다.

【대표도】

도 6

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널의 구동방법{DRIVING METHOD OF PLASMA DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 종래의 3전극 교류 면방전형 플라즈마 디스플레이 패널의 방전셀 구조를 나타내는 사시도.

도 2는 종래의 교류 면방전형 플라즈마 디스플레이 패널의 한 프레임을 나타내는 도면.

도 3은 도 2에 도시된 서브필드동안 전극들에 공급되는 구동파형을 나타내는 파형도.

도 4는 초기화기간에 전극들에 형성된 벽전하들을 나타내는 도면.

도 5는 종래의 다른 실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 파형도.

도 6은 본 발명의 제 1실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 파형도.

도 7a 및 7b는 도 6의 구동파형에 의하여 초기화기간의 발생되는 전압차를 나타내는 도면.

도 8은 본 발명의 제 2실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 파형도.

도 9a 및 9b는 도 8의 구동파형에 의하여 초기화기간의 발생되는 전압차를 나타내는 도면.

도 10은 본 발명의 제 3실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 파형도.

도 11a 및 11b는 도 10의 구동파형에 의하여 초기화기간의 발생되는 전압차를 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 상부기관 12Y,12Z : 투명전극
 13Y,13Z : 버스전극 14,22 : 유전체층
 16 : 보호막 18 : 하부기관
 20X : 어드레스전극 24 : 격벽
 26 : 형광체층

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<18> 본 발명은 플라즈마 디스플레이 패널의 구동방법에 관한 것으로 특히, 미스라이팅 현상 및 오방전을 방지하면서 콘트라스트를 향상시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

<19> 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 함)은 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 방전할 때 발생하는 자외선이 형광체를 발광시킴으로써 화상

을 표시하게 된다. 이러한 PDP는 박막화와 대형화가 용이할 뿐만 아니라 최근의 기술 개발에 힘입어 화질이 향상되고 있다.

<20> 도 1을 참조하면, 3전극 교류 면방전형 PDP의 방전셀은 상부기판(10) 상에 형성되어진 주사전극(30Y) 및 유지전극(30Z)과, 하부기판(18) 상에 형성되어진 어드레스전극(20X)을 구비한다. 주사전극(30Y)과 유지전극(30Z) 각각은 투명전극(12Y, 12Z)과, 투명전극(12Y, 12Z)의 선폭보다 작은 선폭을 가지며 투명전극의 일측 가장자리에 형성되는 금속버스전극(13Y, 13Z)을 포함한다.

<21> 투명전극(12Y, 12Z)은 통상 인듐틴옥사이드(Indium-Tin-Oxide : ITO)로 상부기판(10) 상에 형성된다. 금속버스전극(13Y, 13Z)은 통상 크롬(Cr) 등의 금속으로 투명전극(12Y, 12Z) 상에 형성되어 저항이 높은 투명전극(12Y, 12Z)에 의한 전압강하를 줄이는 역할을 한다. 주사전극(30Y)과 유지전극(30Z)이 나란하게 형성된 상부기판(10)에는 상부 유전체층(14)과 보호막(16)이 적층된다. 상부 유전체층(14)에는 플라즈마 방전시 발생된 벽전하가 축적된다. 보호막(16)은 플라즈마 방전시 발생된 스퍼터링에 의한 상부 유전체층(14)의 손상을 방지함과 아울러 2차 전자의 방출 효율을 높이게 된다. 보호막(16)으로는 통상 산화마그네슘(MgO)이 이용된다.

<22> 어드레스전극(20X)이 형성된 하부기판(18) 상에는 하부 유전체층(22), 격벽(24)이 형성되며, 하부 유전체층(22)과 격벽(24) 표면에는 형광체층(26)이 도포된다. 어드레스전극(20X)은 주사전극(30Y) 및 유지전극(30Z)과 교차되는 방향으로 형성된다. 격벽(24)은 어드레스전극(20X)과 나란하게 형성되어 방전에 의해 생성된 자외선 및 가시광이 인접한 방전셀에 누설되는 것을 방지한다. 형광체층(26)은 플라즈마 방전시 발생된 자외선에 의해 여기되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다. 상/하부기판(10, 18)과 격벽(24) 사이에 마련된 방전공간에는 불활성 혼합가스가 주입된다.

- <23> PDP는 화상의 계조를 구현하기 위하여, 한 프레임을 발광횟수가 다른 여러 서브필드로 나누어 시분할 구동하게 된다. 각 서브필드는 전화면을 초기화시키기 위한 초기화기간과, 주사라인을 선택하고 선택된 주사라인에서 셀을 선택하기 위한 어드레스기간과, 방전횟수에 따라 계조를 구현하는 서스테인기간으로 나뉘어진다.
- <24> 여기서, 초기화기간은 상승램프파형이 공급되는 셋업기간과 하강램프파형이 공급되는 셋다운 기간으로 다수 나뉘어진다. 예를 들어, 256 계조로 화상을 표시하고자 하는 경우에 도 2와 같이 1/60 초에 해당하는 프레임 기간(16.67ms)은 8개의 서브필드들(SF1내지SF8)로 나누어지게 된다. 8개의 서브 필드들(SF1내지SF8) 각각은 전술한 바와 같이, 초기화기간, 어드레스기간과 서스테인기간으로 나누어지게 된다. 각 서브필드의 초기화기간과 어드레스 기간은 각 서브필드마다 동일한 반면에 서스테인 기간은 각 서브필드에서 2^n ($n=0,1,2,3,4,5,6,7$)의 비율로 증가된다.
- <25> 도 3은 두 개의 서브필드에 공급되는 PDP의 구동파형을 나타낸다.
- <26> 도 3에 있어서, Y는 주사전극을 나타내며, Z는 유지전극을 나타낸다. 그리고 X는 어드레스전극을 나타낸다.
- <27> 도 3을 참조하면, PDP는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.
- <28> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 생성된다. 셋다운기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형

(Ramp-down)이 주사전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

<29> 어드레스기간에는 부극성의 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

<30> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.

<31> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.

<32> 그런데 종래의 PDP는 초기화기간에 발생하는 빛에 의하여 콘트라스트(Contrast)가 저하되는 문제점이 있다. 이를 상세히 하면, 초기화기간에 공급되는 상승 램프파형(Ramp-up)에 의해 주사전극(Y)과 유지전극(Z) 및 주사전극(Y)과 어드레스전극(X) 사이에는 방전이 일어나고 그 결과, 도 4와 같이 주사전극(Y)에 부극성의 벽전하가 형성되며 유지전극(Z)에 정극성의 벽전하가 형성된다.

- <33> 여기서, 주사전극(Y)과 유지전극(Z) 사이의 방전을 실험한 결과, 주사전극(Y)과 어드레스전극(X) 사이의 방전보다 더 낮은 전압에서 일어나게 된다. 이렇게 주사전극(Y)과 유지전극(Z) 사이에서 일어나는 방전은 관찰자 쪽으로 진행하는 빛의 방출량이 주사전극(Y)과 어드레스전극(X) 사이의 방전에 의해 발생하는 빛의 방출량보다 많게 된다. 이 때문에 비표시기간인 초기화기간에 빛의 방출량이 높아지게 되므로 콘트라스트 특성이 그 만큼 저하된다.
- <34> 따라서, 종래에는 PDP의 콘트라스트 특성을 향상시키기 위하여 도 5와 같은 구동방법에 제안되었다.
- <35> 도 5는 종래의 다른 실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 도면이다.
- <36> 도 5를 참조하면, 종래의 다른 실시예에 의한 PDP의 구동방법은 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.
- <37> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.
- <38> 셋업기간의 전반부에는 유지전극들(Z)에 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)이 플로팅된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는

주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)이 플로팅되는 셋업기간의 후반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나지 않는다. 즉, 셋업기간의 후반부에는 주사전극들(Y)과 어드레스전극들(X)간에만 방전이 일어나게 된다.

<39> 다시 말하여, 셋업기간의 후반부에는 유지전극들(Z)을 플로팅시킴으로써 주사전극들(Y)과 유지전극들(Y)간에 면방전이 일어나는 것을 방지할 수 있다. 따라서, 종래의 다른 실시예에 의하면 초기화기간의 휘도가 낮아지게 되고, 이에 따라 콘트라스트가 향상되게 된다. 여기서, 유지전극들(Z)을 플로팅시키게 되면 셋업기간에 방전셀에 형성되는 벽전하의 양은 도 3에 도시된 PDP의 구동방법에 비하여 적어진다. 실험적으로 도 3의 구동방법으로 구동할 때 리셋기간동안 대략 1.3cd/m^2 의 광이 발생되고, 도 5의 구동방법으로 구동할 때 리셋기간동안 대략 1.0cd/m^2 의 광이 발생된다.

<40> 한편, 유지전극들(Z)이 플로팅상태를 유지하는 셋업기간의 후반부에 유지전극들(Z)에는 소정의 전압이 유도되게 된다. 다시 말하여, 셋업기간의 후반부에 주사전극들(Y)에 인가되는 상승 램프파형(Ramp-up) 및 피크전압(V_r)을 유지하는 기간에 의하여 유지전극들(Z)에는 소정의 전압이 유도된다.

<41> 셋다운기간에 주사전극들(Y)에는 하강 램프파형(Ramp-down)이 공급된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

<42> 어드레스기간에는 부극성의 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이



터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

<43> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.

<44> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.

<45> 하지만, 이와 같이 구동되는 종래의 다른 실시예에 의한 PDP는 휘도 가중치가 높은 서브필드에서 미스 라이팅 또는 오방전 현상이 발생된다. 다시 말하여, PDP의 동작실험시 휘도 가중치가 낮은 서브필드에서는 안정적으로 구동되지만, 휘도 가중치가 높은 서브필드에서 미스 라이팅 또는 오방전 현상이 발생된다. 이와 같은 미스 라이팅 또는 오방전 현상은 휘도 가중치가 높을 때 PDP에 많은 로드가 인가되어 발생하는 것으로 예측되고 있다.

【발명이 이루고자 하는 기술적 과제】

<46> 따라서, 본 발명의 목적은 미스라이팅 현상 및 오방전을 방지하면서 콘트라스트를 향상시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

【발명의 구성 및 작용】

- <47> 상기 목적을 달성하기 위하여 본 발명의 플라즈마 디스플레이 패널의 구동방법은 한 프레임의 초반부 서브필드 초기화기간동안 공급되는 구동파형과 초반부 이외의 서브필드의 초기화기간동안 공급되는 구동파형이 상이하게 설정된다.
- <48> 상기 초반부 서브필드는 프레임의 첫번째 서브필드를 포함한 적어도 하나 이상의 서브필드들로 구성된다.
- <49> 상기 초반부 서브필드는 프레임의 첫번째 및 두번째 서브필드이다.
- <50> 상기 초반부 서브필드는 휘도 가중치가 낮은 서브필드를 의미하며, 초반부 이외의 서브필드는 초반부 서브필드 보다 높은 휘도 가중치를 가지는 서브필드이다.
- <51> 상기 초반부 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강 램프파형이 공급되는 단계와, 상승램프파형이 공급되는 일부 기간동안 주사전극과 나란하게 형성된 유지전극이 제 1시간동안 플로팅되는 단계를 포함한다.
- <52> 상기 초반부 이외의 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강램프파형이 공급되는 단계와, 상승램프파형이 공급되는 기간동안 유지전극에 기저전위가 공급되는 단계를 포함한다.
- <53> 상기 초반부 이외의 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강램프파형이 공급되는 단계와, 상승램프파형이 공급되는 기간동안 유지전극이 제 2시간동안 플로팅되는 단계를 포함한다.
- <54> 상기 제 1시간이 제 2시간보다 길게 설정된다.

- <55> 상기 유지전극이 플로팅되는 시간은 초반부 서브필드로부터 후반부 서브필드로 갈 수록 짧게 설정된다.
- <56> 상기 유지전극이 제 1시간동안 플로팅될 때 유지전극에는 제 1기울기를 가지는 전압이 유도된다.
- <57> 상기 초반부 이외의 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강램프파형이 공급되는 단계와, 상승램프파형이 공급되는 기간동안 유지전극에 제 2기울기를 가지는 상승펄스가 공급된다.
- <58> 상기 제 2기울기는 제 1기울기보다 낮은 기울기를 갖는다.
- <59> 상기 유지전극에 초반부 서브필드로부터 후반부 서브필드로 갈수록 낮은 기울기를 가지는 펄스가 공급된다.
- <60> 본 발명의 플라즈마 디스플레이 패널의 구동방법은 낮은 휘도 가중치를 가지는 서브필드의 초기화기간동안 공급되는 구동파형과 높은 휘도 가중치를 가지는 서브필드의 초기화기간동안 공급되는 구동파형이 상이하게 설정된다.
- <61> 상기 낮은 휘도 가중치를 가지는 서브필드 및 높은 휘도 가중치를 가지는 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강램프파형이 공급된다.
- <62> 상기 낮은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 일부기간동안 주사전극과 나란하게 형성된 유지전극이 플로팅되고, 높은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 기간동안 유지전극에 기저전위가 공급된다.
- <63> 상기 낮은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 일부기간동안 주사전극과 나란하게 형성된 유지전극이 제 1시간동안 플로팅되고, 높은 휘도 가중치를 가지는

서브필드에서 상승램프파형이 공급되는 일부기간동안 유지전극이 상기 제 1시간보다 짧은 제 2 시간동안 플로팅된다.

<64> 상기 상승램프파형이 공급되는 일부 기간동안 주사전극과 나란하게 형성된 유지전극이 플로팅되며, 플로팅되는 시간은 낮은 휘도 가중치를 가지는 서브필드로부터 높은 휘도가중치를 서브필드로 갈수록 짧게 설정된다.

<65> 상기 낮은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 일부기간동안 주사전극과 나란하게 형성된 유지전극이 플로팅되어 제 1기울기를 가지는 펄스전압이 유도되고, 높은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 일부기간동안 유지전극에 제 1기울기보다 낮은 제 2기울기를 가지는 펄스전압이 공급된다.

<66> 상기 낮은 휘도 가중치를 가지는 서브필드에서 상승램프파형이 공급되는 일부기간동안 주사전극과 나란하게 형성된 유지전극이 플로팅되어 제 1기울기를 가지는 펄스전압이 유도되고, 높은 휘도 가중치를 가지는 서브필드로 갈수록 상승램프파형이 공급되는 일부기간동안 제 1기울기보다 점점 낮아지는 기울기를 가지는 펄스전압이 공급된다.

<67> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<68> 이하 도 6 내지 도 11b를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

<69> 도 6은 본 발명의 제 1실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 도면이다.

- <70> 도 6을 참조하면, 본 발명의 제 1실시예에 따른 PDP는 초반부 서브필드에 공급되는 구동 파형과 초반부 이외의 서브필드에 공급되는 구동펄스가 상이하게 설정된다.
- <71> 먼저, 초반부 서브필드는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인 기간으로 나뉘어 구동된다. 여기서, 초반부 서브필드는 첫번째 서브필드를 의미하며, 바람직하게는 첫번째 및 두번째 서브필드를 의미한다. 다시 말하여, 초반부 서브필드는 휘도 가중치가 낮은 서브필드를 의미한다.
- <72> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.
- <73> 셋업기간의 전반부에 유지전극들(Z)에는 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)이 플로팅된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)이 플로팅되는 셋업기간의 후반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나지 않는다. 즉, 셋업기간의 후반부에는 주사전극들(Y)과 어드레스전극들(X)간에만 방전이 일어나게 된다.
- <74> 다시 말하여, 초반부 서브필드의 셋업기간에는 유지전극들(Z)을 플로팅시킴으로써 주사전극들(Y)과 유지전극들(Z)간에 면방전이 일어나는 것을 방지할 수 있다. 따라서, 초반부 서

브필드의 동작시 리셋기간에 발생하는 광의 휘도를 낮출 수 있고, 이에 따라 콘트라스트를 향상시킬 수 있다.

<75> 한편, 유지전극들(Z)이 플로팅상태를 유지하는 셋업기간의 후반부에 유지전극들(Z)에는 소정의 전압이 유도되게 된다. 다시 말하여, 셋업기간의 후반부에 주사전극들(Y)에 인가되는 상승 램프파형(Ramp-up) 및 피크전압(V_r)을 유지하는 기간에 의하여 유지전극들(Z)에는 소정의 전압이 유도된다.

<76> 셋다운기간에 주사전극들(Y)에는 하강 램프파형(Ramp-down)이 공급된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

<77> 어드레스기간에는 부극성의 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

<78> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.

<79> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전

형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.

<80> 한편, 초반부 이외의 서브필드(즉, 휘도가중치가 높은 서브필드)는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나뉘어 구동된다.

<81> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 생성된다. 셋업기간에 유지전극(Z)에는 기저전압이 공급된다. 다시 말하여, 초반부 이외의 서브필드에서는 유지전극(Z)이 플로팅되지 않는다. 이와 같이 유지전극(Z)이 플로팅되지 않으면 주사전극(Y)과 유지전극(Z)간에 높은 전압차가 발생되어 셀내에서 미세방전이 안정적으로 일어날 수 있다.

<82> 이를 상세히 설명하면, 먼저 초반부 서브필드에서는 셋업기간의 후반부 동안 유지전극(Z)이 플로팅된다. 이와 같이 유지전극(Z)이 플로팅되면 주사전극(Y)과 유지전극(Z) 간에는 도 7a와 같이 V1의 전압차가 발생된다.(도 7a에서 실선은 주사전극(Y)에 인가되는 전압을 나타내고, 점선은 유지전극(Z)에 인가되는 전압을 나타낸다.)

<83> 한편, 초반부 이외의 서브필드에서는 셋업기간의 후반부동안 유지전극(Z)이 플로팅되지 않는다. 이와 같이 유지전극(Z)이 플로팅되지 않으면 주사전극(Y)과 유지전극(Z) 간에는 도 7b와 같이 V1보다 높은 전압인 V2의 전압차가 발생된다. 따라서, 높은 휘도가중치를 가지는 초반부 이외의 서브필드에서도 안정적인 셋업 방전을 일으킬 수 있다. 즉, 본 발명에서는 초반부 서브필드에서 유지전극(Z)을 플로팅하여 콘트라스트를 향상시킴과 아울러 초반부 이외의

서브필드에서 유지전극(Z)을 플로팅하지 않음으로써 안정적인 셋업방전을 일으킨다. 따라서, 본 발명에서는 미스 라이팅 현상 및 오방전 현상을 방지할 수 있다.

<84> 셋다운기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 주사전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

<85> 어드레스기간에는 부극성의 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

<86> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.

<87> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.

- <88> 도 8은 본 발명의 제 2실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 도면이다.
- <89> 도 8을 참조하면, 본 발명의 제 2실시예에 의한 PDP는 초반부 서브필드에 공급되는 구동 파형과 초반부 이외의 서브필드에 공급되는 구동펄스가 상이하게 설정된다.
- <90> 먼저, 초반부 서브필드는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인 기간으로 나뉘어 구동된다. 여기서, 초반부 서브필드는 첫번째 서브필드를 의미하며, 바람직하게는 첫번째 및 두번째 서브필드를 의미한다. 다시 말하여, 초반부 서브필드는 휘도 가중치가 낮은 서브필드를 의미한다.
- <91> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.
- <92> 셋업기간의 전반부에 유지전극들(Z)에는 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)이 플로팅된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)이 플로팅되는 셋업기간의 후반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나지 않는다. 즉, 셋업기간의 후반부에는 주사전극들(Y)과 어드레스전극들(X)간에만 방전이 일어나게 된다.

- <93> 다시 말하여, 초반부 서브필드의 셋업기간에는 유지전극들(Z)을 플로팅시킴으로써 주사전극들(Y)과 유지전극들(Z)간에 면방전이 일어나는 것을 방지할 수 있다. 따라서, 초반부 서브필드의 동작시에 리셋기간에 발생하는 광의 휘도를 낮출 수 있고, 이에 따라 콘트라스트를 향상시킬 수 있다.
- <94> 한편, 유지전극들(Z)이 플로팅상태를 유지하는 셋업기간의 후반부에 유지전극들(Z)에는 소정의 전압이 유도되게 된다. 다시 말하여, 셋업기간의 후반부에 주사전극들(Y)에 인가되는 상승 램프파형(Ramp-up) 및 피크전압(V_r)을 유지하는 기간에 의하여 유지전극들(Z)에는 소정의 전압이 유도된다.
- <95> 셋다운기간에 주사전극들(Y)에는 하강 램프파형(Ramp-down)이 공급된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.
- <96> 어드레스기간에는 부극성 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.
- <97> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.



- <98> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.
- <99> 한편, 초반부 이외의 서브필드(즉, 휘도가중치가 높은 서브필드)는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.
- <100> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.
- <101> 셋업기간의 전반부에 유지전극들(Z)에는 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)이 플로팅된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)이 플로팅되는 셋업기간의 후반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나지 않는다.(또는 미약방전 발생) 즉, 셋업기간의 후반부에는 주사전극들(Y)과 어드레스전극들(X)간에만 방전이 일어나게 된다.

- <102> 다시 말하여, 초반부 이외의 서브필드의 셋업기간에는 유지전극들(Z)을 플로팅시킴으로써 주사전극들(Y)과 유지전극들(Z)간에 면방전이 일어나는 것을 방지할 수 있다. 따라서, 초반부 이외의 서브필드의 동작시에 리셋기간에 발생하는 광의 휘도를 낮출 수 있고, 이에 따라 콘트라스트를 향상시킬 수 있다.
- <103> 여기서, 유지전극들(Z)이 플로팅상태를 유지하는 셋업기간의 후반부에 유지전극들(Z)에는 소정의 전압이 유도되게 된다. 다시 말하여, 셋업기간의 후반부에 주사전극들(Y)에 인가되는 상승 램프파형(Ramp-up) 및 피크전압(V_r)을 유지하는 기간에 의하여 유지전극들(Z)에는 소정의 전압이 유도된다.
- <104> 한편, 초반부 이외의 서브필드의 셋업기간에서 유지전극들(Z)이 플로팅되는 시간은 초반부 서브필드의 셋업기간에서 유지전극들(Z)이 플로팅되는 시간보다 짧게 설정된다. 다시 말하여, 초반부 서브필드에서는 제 1시간동안 유지전극들(Z)을 플로팅시키게 되고, 초반부 이외의 서브필드에서는 제 1시간보다 짧은 제 2시간동안 유지전극들(Z)을 플로팅시키게 된다. 여기서, 초반부 서브필드 및 초반부 이외의 서브필드를 플로팅시킬 때 다양한 방법이 적용될 수 있다. 예를 들어, 초반부 서브필드로부터 후반부 서브필드로 갈수록, 즉 낮은 휘도가중치를 가지는 서브필드로부터 높은 휘도가중치를 가지는 서브필드로 갈수록 유지전극들(Z)을 플로팅시키는 시간을 짧게 설정할 수 있다.
- <105> 이와 같이 초반부 이외의 서브필드에서 유지전극(Z)이 플로팅되는 시간을 짧게 설정하면 주사전극(Y)과 유지전극(Z) 간에 높은 전압차가 발생되어 셀내에서 미세방전이 안정적으로 일어날 수 있다.
- <106> 이를 상세히 설명하면, 먼저 초반부 서브필드에서는 셋업기간의 후반부 동안 제 1시간동안 유지전극(Z)이 플로팅된다. 이와 같이 유지전극(Z)이 제 1시간동안 플로팅되면 주사전극

(Y)과 유지전극(Z) 간에는 도 9a와 같이 V1의 전압차가 발생된다.(도 9a에서 실선은 주사전극(Y)에 인가되는 전압을 나타내고, 점선은 유지전극(Z)에 인가되는 전압을 나타낸다.)

<107> 한편, 초반부 이외의 서브필드에서 셋업기간의 후반부 동안 제 1시간보다 짧은 제 2시간 동안 유지전극(Z)이 플로팅된다. 이와 같이 유지전극(Z)이 제 2시간동안 플로팅되면 주사전극(Y)과 유지전극(Z) 간에는 도 9b와 같이 V1보다 높은 V2의 전압차가 발생된다. 따라서, 휘도 가중치가 높은 초반부 이외의 서브필드에서도 안정적인 셋업방전을 일으킬 수 있다. 즉, 본 발명에서는 초반부 서브필드에서 유지전극(Z)을 제 1시간동안 플로팅하여 콘트라스트를 향상시킴과 아울러 초반부 이외의 서브필드에서 유지전극(Z)을 제 1시간보다 짧은 제 2시간동안 플로팅함으로써 안정적인 셋업방전을 일으킨다. 따라서, 본 발명에서는 미스 라이팅 현상 및 오방전 현상을 방지할 수 있다. 한편, 실험적으로 본 발명의 초반부 이외의 서브필드에서는 리셋기간 동안 종래보다 낮은 0.8cd/m^2 정도의 광이 발생된다.

<108> 셋다운기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 주사전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

<109> 어드레스기간에는 부극성 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

- <110> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.
- <111> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.
- <112> 도 10은 본 발명의 제 3실시예에 의한 플라즈마 디스플레이 패널의 구동방법을 나타내는 도면이다.
- <113> 도 10을 참조하면, 본 발명의 제 3실시예에 의한 PDP는 초반부 서브필드에 공급되는 구동파형과 초반부 이외의 서브필드에 공급되는 구동펄스가 상이하게 설정된다.
- <114> 먼저, 초반부 서브필드는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인 기간으로 나뉘어 구동된다. 여기서, 초반부 서브필드는 첫번째 서브필드를 의미하며, 바람직하게는 첫번째 및 두번째 서브필드를 의미한다. 다시 말하여, 초반부 서브필드는 휘도 가중치가 낮은 서브필드를 의미한다.
- <115> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상

승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.

<116> 셋업기간의 전반부에 유지전극들(Z)에는 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)이 플로팅된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)이 플로팅되는 셋업기간의 후반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나지 않는다. 즉, 셋업기간의 후반부에는 주사전극들(Y)과 어드레스전극들(X)간에만 방전이 일어나게 된다.

<117> 다시 말하여, 초반부 서브필드의 셋업기간에는 유지전극들(Z)을 플로팅시킴으로써 주사전극들(Y)과 유지전극들(Z)간에 면방전이 일어나는 것을 방지할 수 있다. 따라서, 초반부 서브필드의 동작시에 리셋기간에 발생하는 광의 휘도를 낮출 수 있고, 이에 따라 콘트라스트를 향상시킬 수 있다.

<118> 한편, 유지전극들(Z)이 플로팅상태를 유지하는 셋업기간의 후반부에 유지전극들(Z)에는 소정의 전압이 유도되게 된다. 다시 말하여, 셋업기간의 후반부에 주사전극들(Y)에 인가되는 상승 램프파형(Ramp-up) 및 피크전압(V_r)을 유지하는 기간에 의하여 유지전극들(Z)에는 소정의 전압이 유도된다.

<119> 셋다운기간에 주사전극들(Y)에는 하강 램프파형(Ramp-down)이 공급된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.

- <120> 어드레스기간에는 부극성 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.
- <121> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.
- <122> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.
- <123> 한편, 초반부 이외의 서브필드(즉, 휘도가중치가 높은 서브필드)는 전화면을 초기화시키기 위한 초기화기간, 셀을 선택하기 위한 어드레스 기간 및 선택된 셀의 방전을 유지시키기 위한 서스테인기간으로 나누어 구동된다.
- <124> 초기화기간에 있어서, 셋업기간에는 모든 주사전극들(Y)에 상승 램프파형(Ramp-up)이 동시에 인가된다. 이 상승 램프파형(Ramp-up)에 의해 전화면의 셀들 내에는 미약한 방전이 일어나게 되어 셀들 내에 벽전하가 형성된다. 또한, 셋업기간에 상승 램프파형(Ramp-up)이 피크전압(V_r)까지 상승된 후 주사전극들(Y)에는 피크전압(V_r)의 전압이 소정시간동안 공급된다. 상승 램프파형(Ramp-up)의 피크전압(V_r)이 소정시간동안 유지되면 방전셀에 형성된 벽전하들이 강화된다.

- <125> 셋업기간의 전반부에 유지전극들(Z)에는 기저전압이 공급되고, 셋업기간의 후반부에는 유지전극들(Z)에는 소정기울기를 가지는 상승펄스가 공급된다. 유지전극들(Z)에 기저전압이 공급되는 셋업기간의 전반부에는 주사전극들(Y) 및 유지전극들(Z)간에 방전이 일어나 방전셀내에 벽전하가 형성된다. 유지전극들(Z)에 소정기울기를 가지는 상승펄스가 공급되는 셋업기간의 후반부동안 미약한 방전이 발생된다.
- <126> 다시 말하여, 초반부 이외의 서브필드의 셋업기간에는 유지전극들(Z)에 소정기울기를 가지는 상승펄스를 공급함으로써 높은 휘도의 방전이 발생하는 것을 방지할 수 있다. 따라서, 초반부 이외의 서브필드의 리셋기간에 발생하는 광의 휘도를 낮출 수 있고, 이에 따라 콘트라스트를 향상시킬 수 있다.
- <127> 한편, 초반부 이외의 서브필드의 셋업기간에서 유지전극들(Z)에 공급되는 상승펄스는 초반부 서브필드의 셋업기간에서 유지전극들(Z)이 플로팅될 때 유도되는 전압보다 낮은 기울기를 갖도록 설정된다. 다시 말하여, 초반부 서브필드에서는 유지전극들(Z)에 제 1기울기를 가지는 펄스가 유도된다면, 초반부 이외의 서브필드에서는 제 1기울기보다 낮은 기울기를 가지는 상승펄스를 공급한다. 여기서, 초반부 이외의 서브필드에 상승펄스를 공급할 때 다양한 방법이 적용될 수 있다. 예를 들어, 초반부 서브필드로부터 후반부 서브필드로 갈수록, 즉 낮은 휘도가중치를 가지는 서브필드로부터 높은 휘도가중치를 가지는 서브필드로 갈수록 좀더 낮은 기울기를 가지는 상승펄스를 유지전극들(Z)에 공급할 수 있다.
- <128> 이와 같이 초반부 이외의 서브필드에서 유지전극(Z)에 낮은 기울기를 가지는 상승펄스를 공급하면 주사전극(Y)과 유지전극(Z) 간에 높은 전압차가 발생되어 셀내에서 미세방전이 안정적으로 일어날 수 있다.

- <129> 상세히 설명하면, 먼저 초반부 서브필드에서는 셋업기간의 후반부 동안 제 1시간동안 유지전극(Z)이 플로팅된다. 이와 같이 유지전극(Z)이 제 1시간동안 플로팅되면 주사전극(Y)과 유지전극(Z) 간에는 도 11a와 같이 V1의 전압차가 발생된다.(도 11a에서 실선은 주사전극(Y)에 인가되는 전압을 나타내고, 점선은 유지전극(Z)에 인가되는 전압을 나타낸다.)
- <130> 한편, 초반부 이외의 서브필드에서 셋업기간의 후반부 동안 낮은 기울기를 가지는 상승 펄스가 유지전극(Z)에 공급된다. 이와 같이 유지전극(Z)에 낮은 기울기를 가지는 상승펄스가 공급되면 주사전극(Y)과 유지전극(Z) 간에는 도 11b와 같이 V1보다 높은 V2의 전압차가 발생된다. 따라서, 높은 휘도 가중치를 초반부 이외의 서브필드에서도 안정적인 셋업방전을 일으킬 수 있다.
- <131> 즉, 본 발명에서는 초반부 서브필드에서 유지전극(Z)을 플로팅하여 콘트라스트를 향상시키고 아울러 초반부 이외의 서브필드에서 유지전극(Z)에 낮은 기울기를 가지는 상승펄스를 공급함으로써 안정적인 셋업방전을 일으킬 수 있다. 따라서, 본 발명에서는 미스 라이팅 현상 및 오방전 현상을 방지할 수 있다. 한편, 실험적으로 본 발명의 초반부 이외의 서브필드에서는 리셋기간 동안 종래보다 낮은 0.8cd/m^2 정도의 광이 발생된다.
- <132> 셋다운기간에는 상승 램프파형(Ramp-up)이 공급된 후, 상승 램프파형(Ramp-up)의 피크전압보다 낮은 정극성 전압에서 떨어지는 하강 램프파형(Ramp-down)이 주사전극들(Y)에 동시에 인가된다. 하강 램프파형(Ramp-down)은 셀들 내에 미약한 소거방전을 일으킴으로써 셋업방전에 의해 생성된 벽전하 및 공간전하 중 불요전하를 소거시키게 되고 전화면의 셀들 내에 어드레스 방전에 필요한 벽전하를 균일하게 잔류시키게 된다.
- <133> 어드레스기간에는 부극성 스캔펄스(scan)가 주사전극들(Y)에 순차적으로 인가됨과 동시에 어드레스전극들(X)에 정극성의 데이터펄스(data)가 인가된다. 이 스캔펄스(scan)와 데이터

펄스(data)의 전압차와 초기화기간에 생성된 벽전압이 더해지면서 데이터펄스(data)가 인가되는 셀 내에는 어드레스 방전이 발생된다. 어드레스방전에 의해 선택된 셀들 내에는 벽전하가 생성된다.

<134> 한편, 셋다운기간과 어드레스기간 동안에 유지전극들(Z)에는 서스테인전압레벨(V_s)의 정극성 직류전압이 공급된다.

<135> 서스테인기간에는 주사전극들(Y)과 유지전극들(Z)에 교번적으로 서스테인펄스(sus)가 인가된다. 그러면 어드레스방전에 의해 선택된 셀은 셀 내의 벽전압과 서스테인펄스(sus)가 더해지면서 매 서스테인펄스(sus)가 인가될 때 마다 주사전극(Y)과 유지전극(Z) 사이에 면방전 형태로 서스테인방전이 일어나게 된다. 마지막으로, 서스테인방전이 완료된 후에는 펄스폭이 작은 소거 램프파형(erase)이 유지전극(Z)에 공급되어 셀 내의 벽전하를 소거시키게 된다.

【발명의 효과】

<136> 상술한 바와 같이, 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법에 의하면 초반부 서브필드(낮은 휘도가중치의 서브필드) 및 초반부 이외의 서브필드(높은 휘도가중치의 서브필드)에서 상이한 펄스가 공급된다. 즉, 초반부 서브필드에서는 유지전극을 플로팅시켜 리셋 기간에 발생하는 광의 양을 최소화한다. 그리고, 초반부 이외의 서브필드에서는 유지전극을 플로팅시키지 않음으로써 안정적인 방전이 발생되도록 한다. 따라서, 본 발명에서는 미스라이팅 및 오방전 등을 방지하면서 콘트라스트를 향상시킬 수 있다.

<137> 아울러, 본 발명의 초반부 이외의 서브필드에서는 유지전극을 초반부 서브필드에서 보다 짧은 시간 플로팅시켜 안정적인 방전을 일으킴과 아울러 콘트라스트를 향상시킬 수 있다. 그

리고, 초반부 이외의 서브필드에서는 유지전극에 낮은 기울기를 가지는 펄스를 공급하여 안정적인 방전이 일으킴과 아울러 콘트라스트를 향상시킬 수 있다.

<138> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

한 프레임이 다수의 서브필드를 포함하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

상기 한 프레임의 초반부 서브필드 초기화기간동안 공급되는 구동파형과 상기 초반부 이외의 서브필드의 초기화기간동안 공급되는 구동파형이 상이하게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 2】

제 1항에 있어서,

상기 초반부 서브필드는 상기 프레임의 첫번째 서브필드를 포함한 적어도 하나 이상의 서브필드들로 구성되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 3】

제 2항에 있어서,

상기 초반부 서브필드는 상기 프레임의 첫번째 및 두번째 서브필드인 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 4】

제 1항에 있어서,

상기 초반부 서브필드는 휘도 가중치가 낮은 서브필드를 의미하며, 상기 초반부 이외의 서브필드는 상기 초반부 서브필드 보다 높은 휘도 가중치를 가지는 서브필드인 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 5】

제 1항에 있어서,

상기 초반부 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강 램프파형이 공급되는 단계와,

상기 상승램프파형이 공급되는 일부 기간동안 주사전극과 나란하게 형성된 유지전극이 제 1시간동안 플로팅되는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 6】

제 5항에 있어서,

상기 초반부 이외의 서브필드의 초기화기간동안 상기 주사전극에 상승램프파형 및 하강 램프파형이 공급되는 단계와,

상기 상승램프파형이 공급되는 기간동안 상기 유지전극에 기저전위가 공급되는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 7】

제 5항에 있어서,

상기 초반부 이외의 서브필드의 초기화기간동안 상기 주사전극에 상승램프파형 및 하강 램프파형이 공급되는 단계와,

상기 상승램프파형이 공급되는 기간동안 상기 유지전극이 제 2시간동안 플로팅되는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

**【청구항 8】**

제 7항에 있어서,

상기 제 1시간이 상기 제 2시간보다 길게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 9】

제 5항에 있어서,

상기 유지전극이 플로팅되는 시간은 초반부 서브필드로부터 후반부 서브필드로 갈 수록 짧게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 10】

제 5항에 있어서,

상기 유지전극이 제 1시간동안 플로팅될 때 상기 유지전극에는 제 1기울기를 가지는 전압이 유도되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 11】

제 10항에 있어서,

상기 초반부 이외의 서브필드의 초기화기간동안 상기 주사전극에 상승램프파형 및 하강램프파형이 공급되는 단계와,

상기 상승램프파형이 공급되는 기간동안 상기 유지전극에 제 2기울기를 가지는 상승펄스가 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 12】

제 11항에 있어서,

상기 제 2기울기는 상기 제 1기울기보다 낮은 기울기를 갖는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 13】

제 11항에 있어서,

상기 유지전극에 초반부 서브필드로부터 후반부 서브필드로 갈수록 낮은 기울기를 가지는 펄스가 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 14】

한 프레임이 다수의 서브필드를 포함하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

낮은 휘도 가중치를 가지는 서브필드의 초기화기간동안 공급되는 구동파형과 높은 휘도 가중치를 가지는 서브필드의 초기화기간동안 공급되는 구동파형이 상이하게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 15】

제 14항에 있어서,

상기 낮은 휘도 가중치를 가지는 서브필드 및 상기 높은 휘도 가중치를 가지는 서브필드의 초기화기간동안 주사전극에 상승램프파형 및 하강램프파형이 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 16】

제 15항에 있어서,

상기 낮은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 주사전극과 나란하게 형성된 유지전극이 플로팅되고,

상기 높은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 기간동안 유지전극에 기저전위가 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 17】

제 15항에 있어서,

상기 낮은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 주사전극과 나란하게 형성된 유지전극이 제 1시간동안 플로팅되고,

상기 높은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 유지전극이 상기 제 1시간보다 짧은 제 2시간동안 플로팅되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 18】

제 15항에 있어서,

상기 상승램프파형이 공급되는 일부 기간동안 상기 주사전극과 나란하게 형성된 유지전극이 플로팅되며, 상기 플로팅되는 시간은 상기 낮은 휘도 가중치를 가지는 서브필드로부터 상기 높은 휘도가중치를 서브필드로 갈수록 짧게 설정되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 19】

제 15항에 있어서,

상기 낮은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 주사전극과 나란하게 형성된 유지전극이 플로팅되어 제 1기울기를 가지는 펄스전압이 유도되고,

상기 높은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 유지전극에 상기 제 1기울기보다 낮은 제 2기울기를 가지는 펄스전압이 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 20】

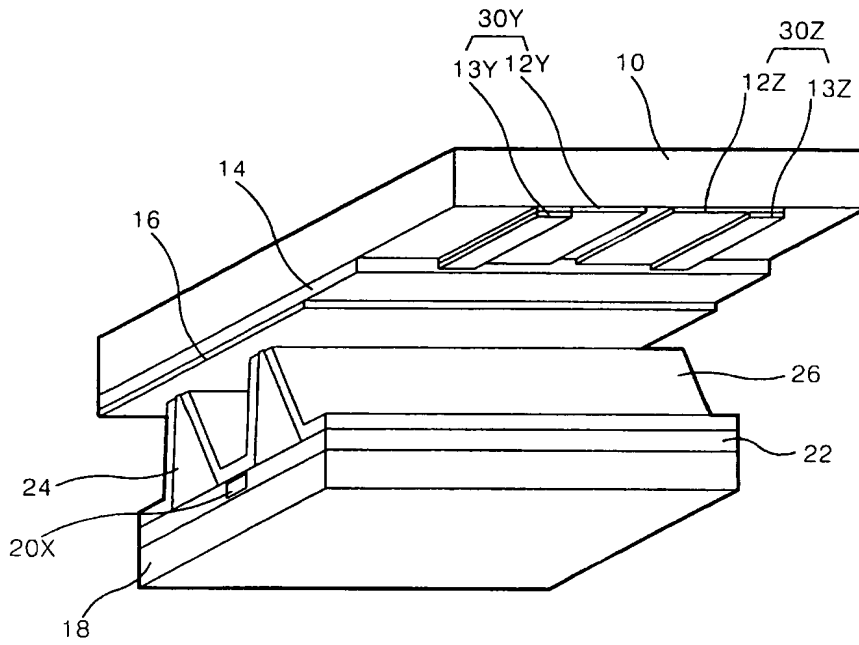
제 15항에 있어서,

상기 낮은 휘도 가중치를 가지는 서브필드에서 상기 상승램프파형이 공급되는 일부기간 동안 상기 주사전극과 나란하게 형성된 유지전극이 플로팅되어 제 1기울기를 가지는 펄스전압이 유도되고,

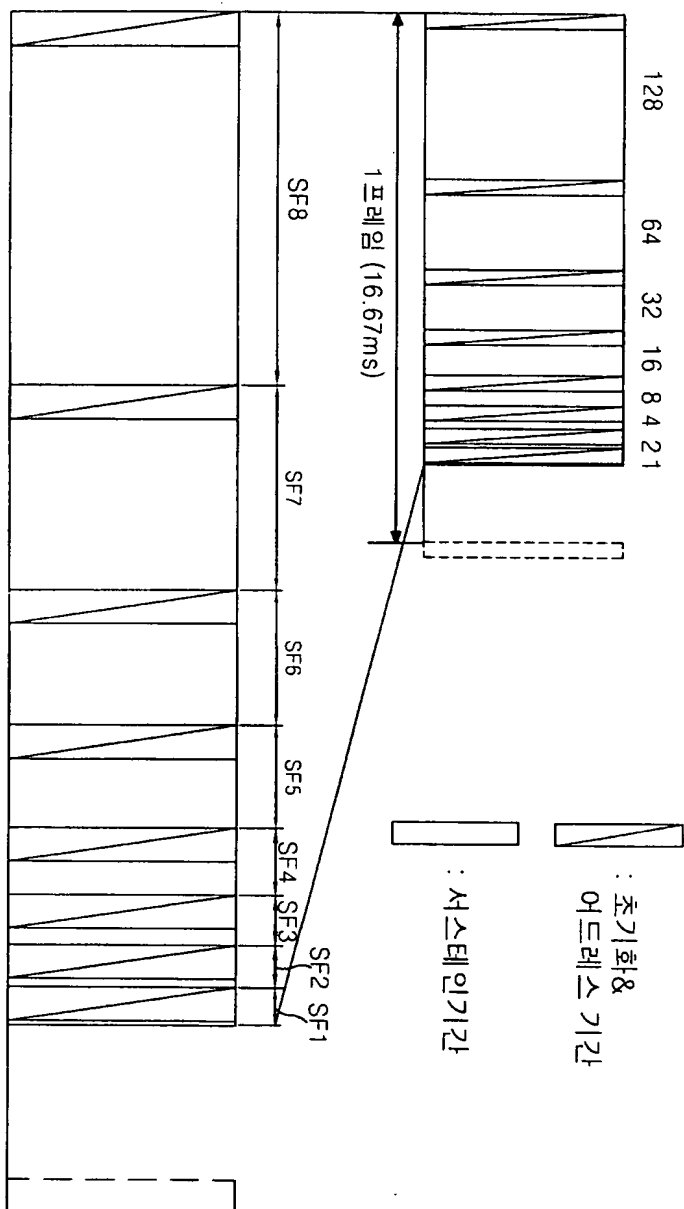
상기 높은 휘도 가중치를 가지는 서브필드로 갈수록 상기 상승램프파형이 공급되는 일부기간동안 상기 제 1기울기보다 점점 낮아지는 기울기를 가지는 펄스전압이 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【도면】

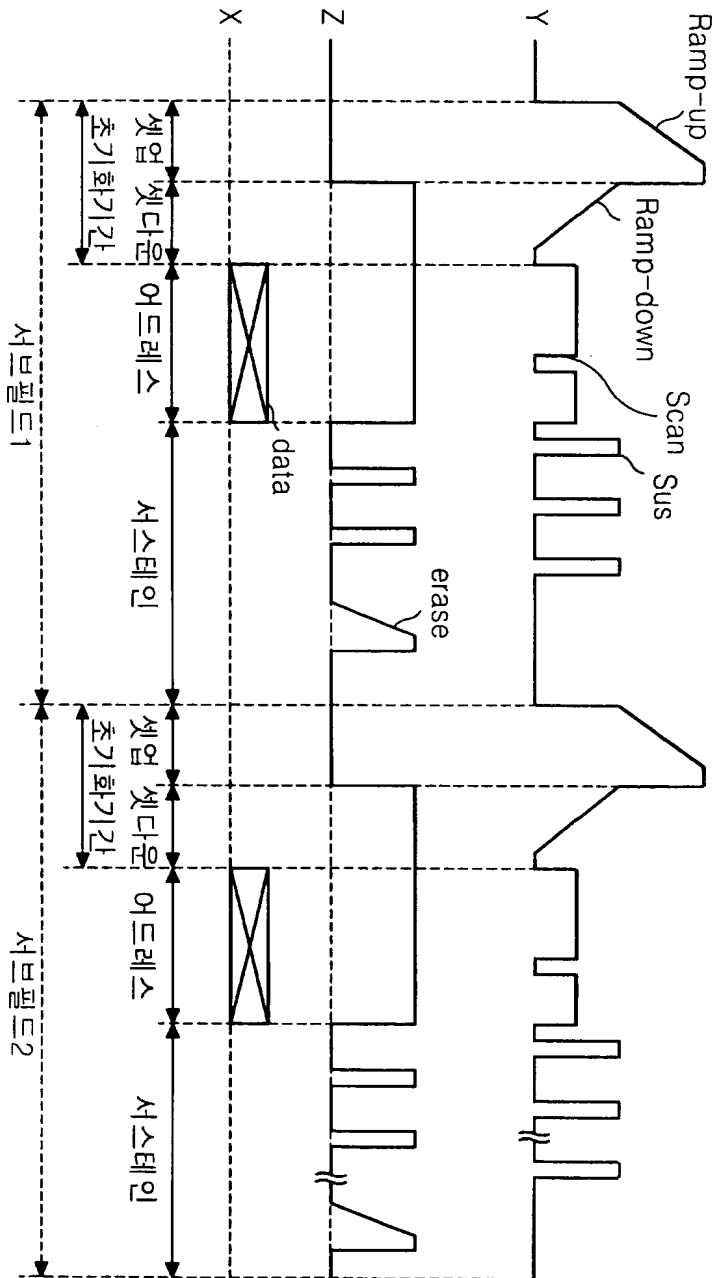
【도 1】



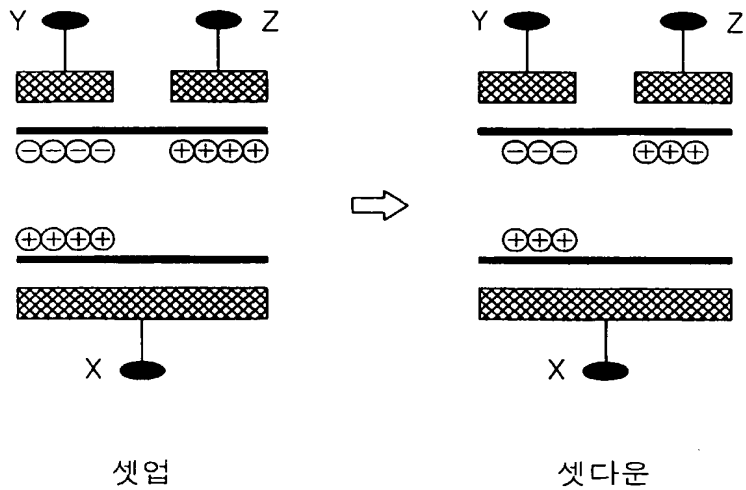
【도 2】



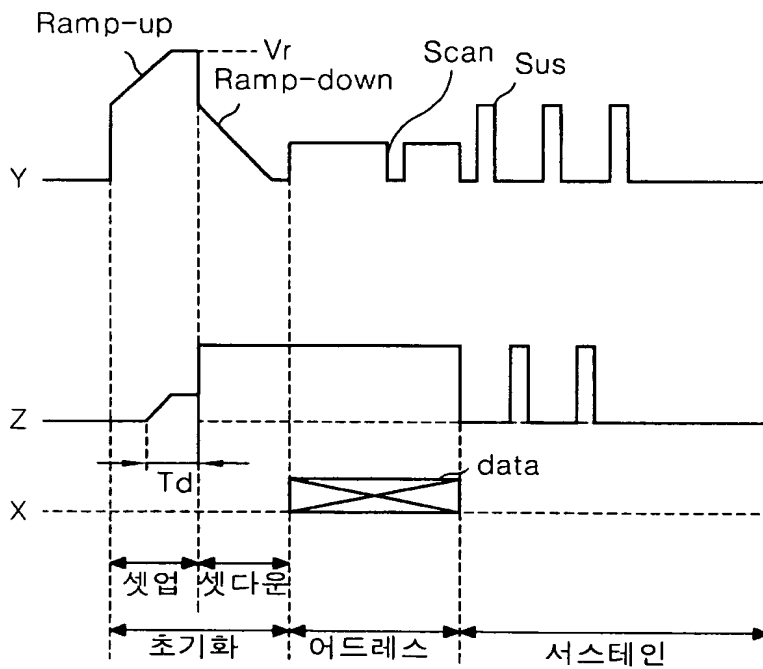
【도 3】



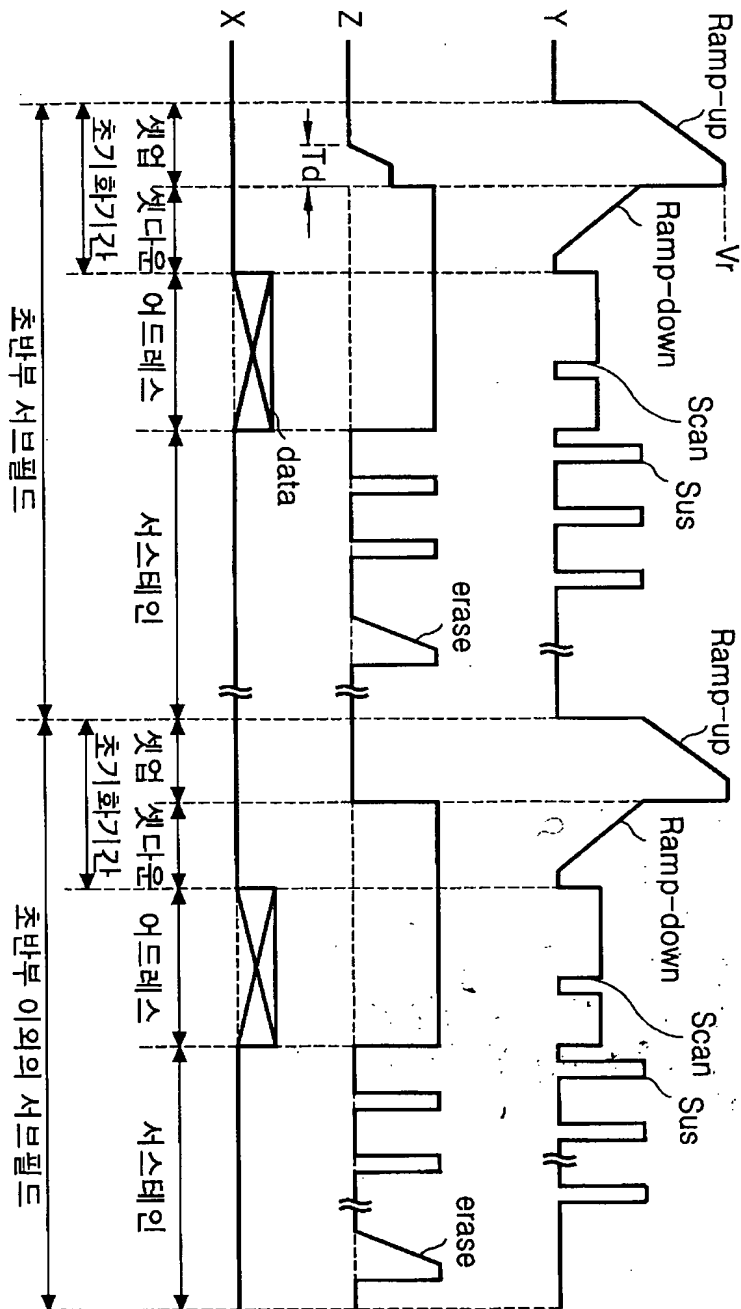
【도 4】



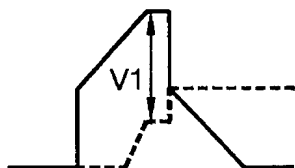
【도 5】



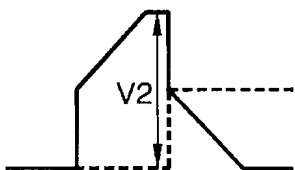
【도 6】



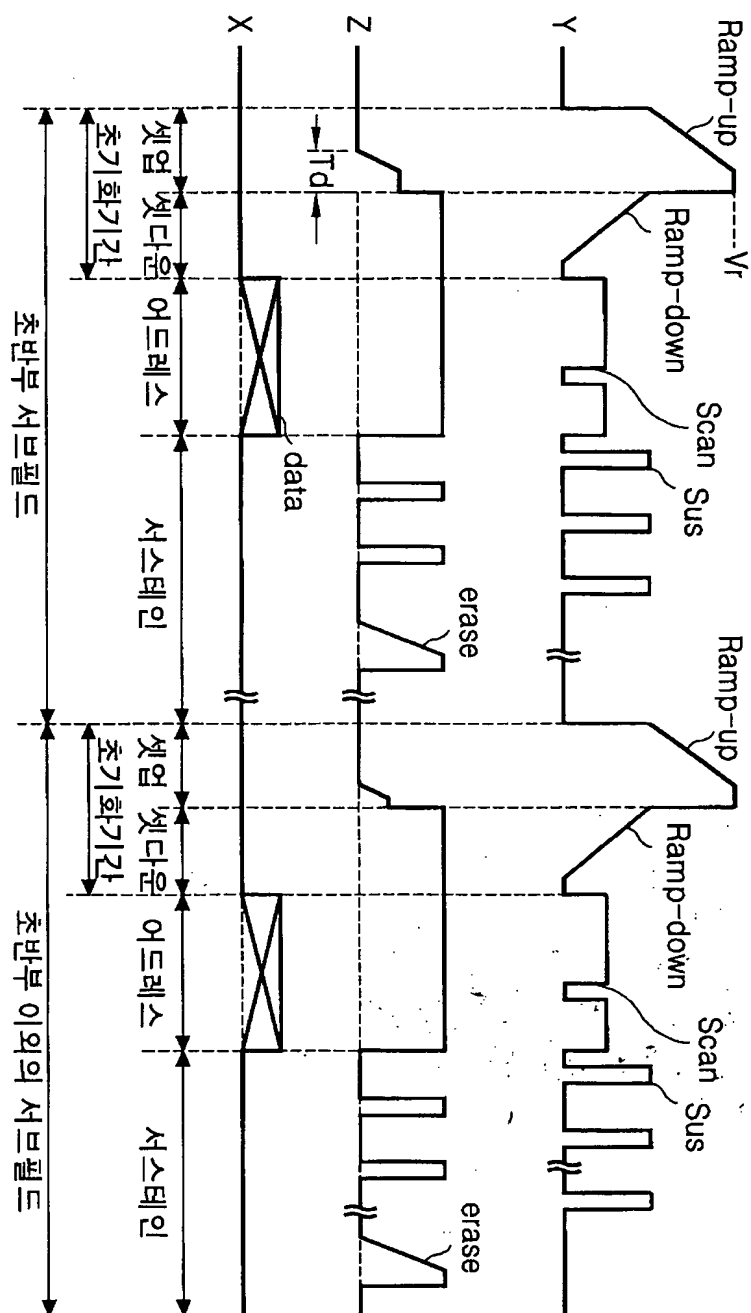
【도 7a】



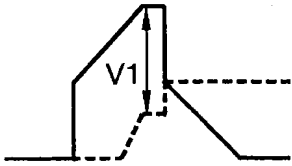
【도 7b】



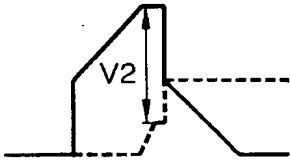
【도 8】



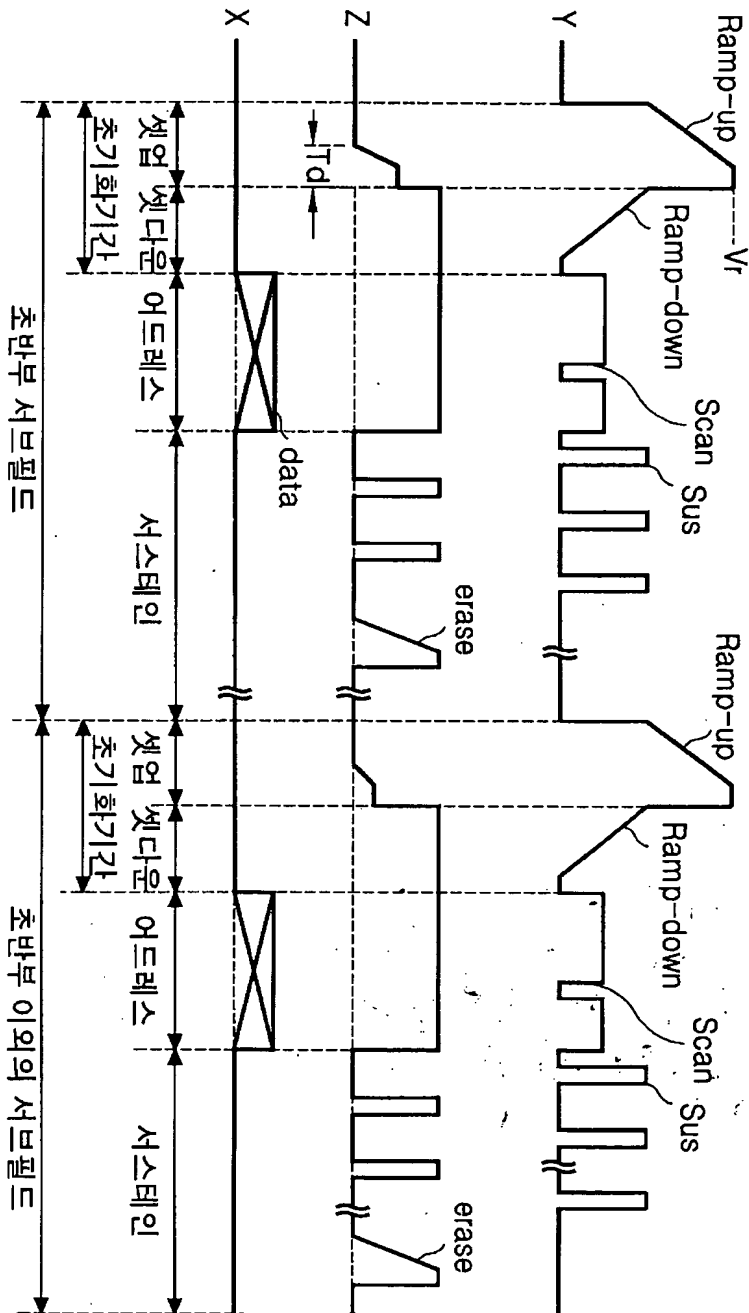
【도 9a】



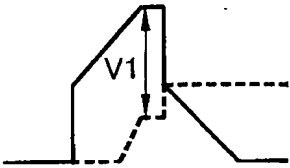
【도 9b】



【도 10】



【도 11a】



【도 11b】

